

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-362879

(43)Date of publication of application : 15.12.1992

(51)Int.Cl.

H04N 5/335  
H01L 27/14

(21)Application number : 03-138112

(71)Applicant : NEC CORP

(22)Date of filing : 11.06.1991

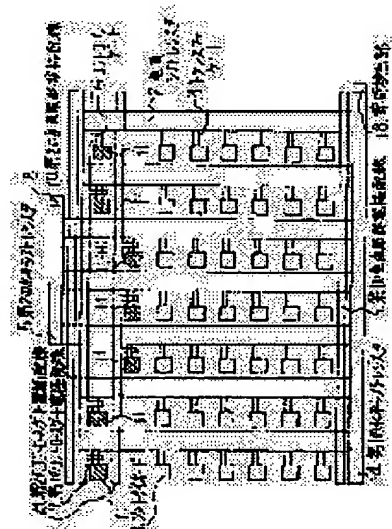
(72)Inventor : TANABE AKITO

## (54) SOLID IMAGE PICKUP ELEMENT AND ITS DRIVING METHOD

(57)Abstract:

PURPOSE: To provide a solid image pickup element with the function of picking up the whole of picture element information from a image pickup area and of picking up only the picture element information from a particular area outside the solid image pickup element.

CONSTITUTION: Both ends of a vertical shift register is provided with horizontal shift registers, each having a different number of transfer stages. The vertical shift register is made to be driven at four phases, and can be transferred in both vertical and horizontal directions. In order to pick up the whole of picture element information, the vertical shift register is transferred in the direction toward the 1st horizontal shift register 4 to pick up a signal through the 1st horizontal shift register. In order to pick up picture element information from a particular area, the vertical shift register is transferred in the direction toward the 2nd horizontal shift register 5 to pick up a signal through the 2nd horizontal shift register. Under the control of a control gate area 6 connected to a drain 11, existing between the second horizontal shift register and pickup image area unnecessary charge is swept away, and only the signal charge can be taken out from a particular area to the outside the solid image pickup element.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

**THIS PAGE BLANK (USPTO)**

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-362879

(43) 公開日 平成4年(1992)12月15日

(51) Int.Cl.<sup>5</sup>

H 0 4 N 5/335

H 0 1 L 27/14

識別記号

庁内整理番号

F 8838-5C

8223-4M

F I

H 0 1 L 27/14

技術表示箇所

K

審査請求 未請求 請求項の数 8 (全 13 頁)

(21) 出願番号 特願平3-138112

(22) 出願日 平成3年(1991)6月11日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 田邊 嗣人

東京都港区芝五丁目7番1号日本電気株式会社内

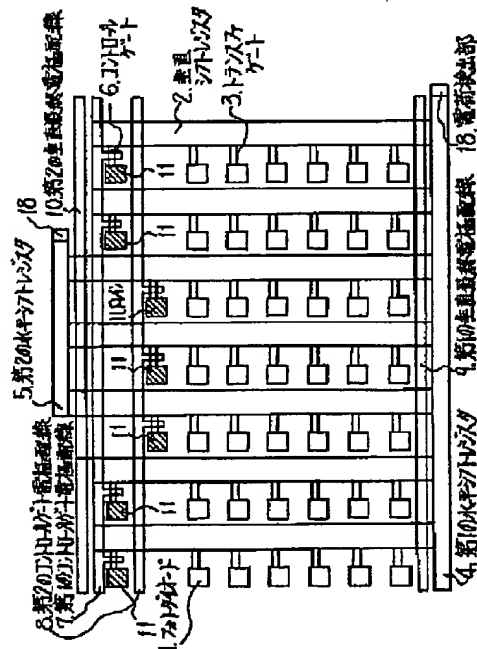
(74) 代理人 弁理士 内原 晋

(54) 【発明の名称】 固体撮像素子とその駆動方法

(57) 【要約】

【目的】 撮像領域の全面素情報を取り出す撮像の他に、特定領域の画素情報のみを固体撮像素子の外部に取り出すことを可能にする。

【構成】 垂直シフトレジスタの両端に、転送段数の異なる水平シフトレジスタを形成する。垂直シフトレジスタは4相駆動とし、両方向に転送可能とする。全面素情報を取り出す撮像の場合には、第1の水平シフトレジスタ4の方向に転送し、第1の水平シフトレジスタを通して信号を取り出す。特定の領域の画素情報を取り出す場合には、第2の水平シフトレジスタ5の方向に転送し、第2の水平シフトレジスタを通して信号を取り出す。第2の水平シフトレジスタと撮像領域の間に存在する、ドレイン11に接続されたコントロールゲート領域6の制御によって不要電荷を掃き出し、特定領域の信号電荷のみを固体撮像素子の外部に取り出すことが可能である。



1

## 【特許請求の範囲】

【請求項1】 半導体基板上に2次元的に配列された光電変換領域と、その光電変換領域に蓄積された信号電荷を読み出すトランスファゲートと、前記信号電荷を並列転送する垂直シフトレジスタと、前記垂直シフトレジスタの信号電荷を順次転送する水平シフトレジスタと、その水平シフトレジスタの一端に設けられた電荷検出部を少なくとも備えている固体撮像素子に於て、前記垂直シフトレジスタの一端に存在し、その垂直シフトレジスタから転送された信号電荷を全て転送可能な第1の水平レジスタと、前記垂直シフトレジスタの他端に存在し、前記第1の水平シフトレジスタよりも転送段数の少ない第2の水平シフトレジスタと、撮像領域と水平シフトレジスタの間に位置しコントロールゲートを介して電氣的に接続されたドレインと、第2の水平シフトレジスタと電氣的に接続されたコントロールゲート群を他のコントロールゲート群と分離して制御する駆動手段とを具備したことを特徴とする固体撮像素子。

【請求項2】 特許請求の範囲第1項記載の固体撮像素子に於て、第2の水平シフトレジスタと電氣的に接続された垂直シフトレジスタ群を他の垂直シフトレジスタ群と分離して駆動する垂直駆動手段を具備したことを特徴とする固体撮像素子。

【請求項3】 特許請求の範囲第2項記載の固体撮像素子に於て、トランスファゲート群を2つのグループに分け、それぞれを独立に駆動できる手段を具備したことを特徴とする固体撮像素子。

【請求項4】 特許請求の範囲第1項記載の固体撮像素子に於て、光電変換領域に蓄積された信号電荷を垂直シフトレジスタに読み出した後、撮像領域の全ての信号電荷を取り出す場合には、第1の水平シフトレジスタ方向に転送し、前記第1の水平シフトレジスタを通して信号電荷を取り出し、特定の領域の信号電荷を取り出す場合には、第2の水平シフトレジスタ方向に転送し、特定領域以外を不要電荷をコントロールゲート群の制御によりドレイン領域に掃き出すことを特徴とする固体撮像素子の駆動方法。

【請求項5】 特許請求の範囲第4項記載の固体撮像素子の駆動方法に於て、特定の領域の信号電荷を取り出す場合に、特定領域以外を不要電荷をドレイン領域に掃き出す期間は、垂直シフトレジスタを高速駆動することを特徴とする固体撮像素子の駆動方法。

【請求項6】 特許請求の範囲第2項記載の固体撮像素子に於て、光電変換領域に蓄積された信号電荷を垂直シフトレジスタに読み出した後、撮像領域の全ての信号電荷を取り出す場合には、第1の水平シフトレジスタ方向に転送し、前記第1の水平シフトレジスタを通して信号電荷を取り出し、特定の領域の信号電荷を取り出す場合には、第2の水平シフトレジスタと電氣的に接続された垂直シフトレジスタ群は第2の水平シフトレジスタ方向

2

に転送し、特定領域以外の不要電荷はコントロールゲートの制御によりドレインに掃き出し、前記以外の垂直シフトレジスタ群は第1の水平シフトレジスタ方向に転送し、コントロールゲートを導通状態としドレインに掃き出す事を特徴とする固体撮像素子の駆動方法。

【請求項7】 特許請求の範囲第6項記載の固体撮像素子の駆動方法に於て、特定の領域の信号電荷を取り出す場合に、第2の水平シフトレジスタ方向に転送される、特定領域以外を不要電荷をドレイン領域に掃き出す期間は、垂直シフトレジスタを高速駆動することを特徴とする固体撮像素子の駆動方法。

【請求項8】 特許請求の範囲第3項記載の固体撮像素子に於て、撮像領域の全ての信号電荷を取り出す場合には、全てのトランスファゲートを導通状態とし、光電変換領域に蓄積された信号電荷を垂直シフトレジスタに読み出した後、第1の水平シフトレジスタ方向に転送し、前記第1の水平シフトレジスタを通して信号電荷を取り出し、特定の領域の信号電荷を取り出す場合には、信号電荷を取り出す画素領域に対応するトランスファゲート電極配線のみに電荷読み出し波形を印加し、信号電荷を読み出した後、第2の水平シフトレジスタと電氣的に接続された垂直シフトレジスタ群は第2の水平シフトレジスタ方向に転送し、特定領域以外を不要電荷はコントロールゲートの制御によりドレイン領域に掃き出し、前記以外の垂直シフトレジスタ群は第1の水平シフトレジスタ方向に転送し、コントロールゲートを導通状態としドレインに掃き出す事を特徴とする固体撮像素子の駆動方法。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は固体撮像装置に関し、撮像面に結像された画像情報をすべて取り出す以外に、特定の領域の画素情報のみを取り出すことが可能な固体撮像素子と、その駆動方法に関するものである。

【0002】

【従来の技術】 図11は従来のインターライン型固体撮像素子の構成の一例を示す構成図である。撮像領域は2次元的に配列されたフォトダイオード1と、これらフォトダイオードに蓄積された信号電荷を一定周期毎に読み出すためのトランスファゲート3と、読み出した信号電荷を垂直方向に転送する垂直シフトレジスタ2とで構成されている。垂直シフトレジスタ2に接続された水平シフトレジスタ4によって、信号電荷は水平方向に転送され、電荷検出部18で電圧に変換される。垂直シフトレジスタは4相駆動され、4本の転送電極配線およびトランスファゲート電極配線は水平方向または垂直方向に引いている。

【0003】 図12は、図11に示した固体撮像素子を、フィールド蓄積のインターレース駆動により動作させた例を説明するための図である。同図の例では、垂直

3

方向に隣接する1個のフォトダイオードに対応して2個の垂直シフトレジスタ電極を有している。図12(a)は、 $\phi V_1 \sim \phi V_4$ 、 $\phi T_1$ の各電極に印加する駆動パルス波形を示す図、同図(b)、(c)は(a)の駆動パルスによる素子の動作を説明するための平面模式図である。

【0004】第1フィールド(図12(b))では、垂直ブランキング期間中の期間①に $\phi V_1$ 、 $\phi T_1$ を $V_H$ レベルにすることによって、フォトダイオード21、23に蓄積された信号電荷を、対応する垂直シフトレジスタに読み出す。次に、期間②でその信号電荷を2電極分転送し、 $\phi V_3$ 、 $\phi V_4$ 電極下に移動させる。その後期間③で $\phi V_3$ 、 $\phi T_1$ を $V_H$ レベルにしてフォトダイオード22、24に蓄積されている信号電荷を読み出し、それぞれフォトダイオード21、23からの信号電荷と混合し、第1フィールドの単位画素30、31の信号電荷として順次転送される。また第2フィールド(図12(c))では、期間④でフォトダイオード22に蓄積されている信号電荷を読み出し、期間⑤で2電極分転送し、期間⑥でフォトダイオード23に蓄積されている信号電荷を読み出し、前述のフォトダイオード22からの信号電荷と混合し、第2フィールドの単位画素32の信号電荷として順次転送される。以上のようにして、フィールド蓄積によるインターレース駆動が実現できる。

【0005】

【発明が解決しようとする課題】図11および図12に示した従来例では、全ての信号電荷の読み出し転送が同様に扱われるので、一部の領域の信号電荷のみを固体撮像素子の外に取り出すことは不可能であり、撮像領域の全ての信号電荷を取り出す標準的な撮像以外の用途への利用が制限される欠点がある。

【0006】本発明は上述のような従来の欠点を除去し、標準的な撮像以外にも、特定の領域の画素情報のみを取り出すことを可能にした電荷転送素子と、その駆動方法を提供することを目的とする。

【0007】

【課題を解決するための手段】第1の発明の電荷転送素子は、半導体基板上に2次的に配列された光電変換領域と、その光電変換領域に蓄積された信号電荷を読み出すトランスファゲートと、前記信号電荷を並列転送する垂直シフトレジスタと、前記垂直シフトレジスタの信号電荷を順次転送する水平シフトレジスタと、その水平シフトレジスタの一端に設けられた電荷検出部を少なくとも備えており、前記垂直レジスタの一端に存在し、その垂直シフトレジスタから転送された信号電荷を全て転送可能な第1の水平レジスタと、前記垂直シフトレジスタの他端に存在し、前記第1の水平シフトレジスタよりも転送段数の少ない第2の水平シフトレジスタと、撮像領域と水平シフトレジスタの間に位置しコントロールゲートを介して電気的に接続されたドレインと、第2の水平

4

シフトレジスタと電気的に接続されたコントロールゲート群を他のコントロールゲート群と分離して制御する駆動手段を有していることを特徴とする。

【0008】第2の発明は前記第1の発明の固体撮像素子に於て、第2の水平シフトレジスタと電気的に接続された垂直シフトレジスタ群を他の垂直シフトレジスタ群と分離して駆動する垂直駆動手段を有していることを特徴とする。

【0009】第3の発明は前記第2の発明の固体撮像素子に於て、トランスファゲート群を2つのグループに分け、各々を独立に駆動できる手段を有していることを特徴とする。

【0010】第4の発明は前記第1の発明の固体撮像素子を駆動する方法であって、光電変換領域に蓄積された信号電荷を垂直シフトレジスタに読み出した後、撮像領域の全ての信号電荷を取り出す場合には、第1の水平シフトレジスタ方向に転送し、前記第1の水平シフトレジスタを通して信号電荷を取り出し、特定の領域の信号電荷を取り出す場合には、第2の水平シフトレジスタ方向に転送し、特定領域以外の不要電荷をコントロールゲート群の制御によりドレインに掃き出すことを特徴とする。

【0011】第5の発明は前記第4の発明の固体撮像素子駆動方法に於て、特定の領域の信号電荷を取り出す場合に、特定領域以外の不要電荷をドレイン領域に掃き出す期間は、垂直シフトレジスタを高速駆動することを特徴とする。

【0012】第6の発明は前記第2の発明の固体撮像素子を駆動する方法であって、光電変換領域に蓄積された信号電荷を垂直シフトレジスタに読み出した後、撮像領域の全ての信号電荷を取り出す場合には、第1の水平シフトレジスタ方向に転送し、前記第1の水平シフトレジスタを通して信号電荷を取り出し、特定の領域の信号電荷を取り出す場合には、第2の水平シフトレジスタと電気的に接続された垂直シフトレジスタ群は第2の水平シフトレジスタ方向に転送し、特定領域以外の不要電荷はコントロールゲートの制御によりドレインに掃き出し、前記以外の垂直シフトレジスタ群は第1の水平シフトレジスタ方向に転送し、コントロールゲートを導通状態としドレインに掃き出す事を特徴とする。

【0013】第7の発明は前記第6の発明の固体撮像素子駆動方法に於て、特定の領域の信号電荷を取り出す場合に、第2の水平シフトレジスタ方向に転送される、特定領域以外の不要電荷をドレイン領域に掃き出す期間は、垂直シフトレジスタを高速駆動することを特徴とする。

【0014】第8の発明は前記第3の発明の固体撮像素子を駆動する方法であって、撮像領域の全ての信号電荷を取り出す場合には、全てのトランスファゲートを導通状態とし、光電変換領域に蓄積された信号電荷を垂直シ

5

フトレジスタに読み出した後、第1の水平シフトレジスタ方向に転送し、前記第1の水平シフトレジスタを通して信号電荷を取り出し、特定の領域の信号電荷を取り出す場合には、信号電荷を取り出す画素領域に対応するトランスファゲート電極配線のみで電荷読み出し波形を印加し、信号電荷を読み出した後、第2の水平シフトレジスタと電氣的に接続された垂直シフトレジスタ群は第2の水平シフトレジスタ方向に転送し、特定領域以外の不要電荷はコントロールゲートの制御によりドレインに掃き出し、前記以外の垂直シフトレジスタ群は第1の水平シフトレジスタ方向に転送し、コントロールゲートを導通状態としドレインに掃き出す事を特徴とする。

【0015】

【作用】本発明では、第1の水平シフトレジスタによって画素情報を取り出し、標準の撮像を行なう以外に、特定の領域の電荷を転送する第2の水平シフトレジスタと、不要電荷を掃き出すコントロールゲートによって、特定領域の信号電荷のみを固体撮像素子の外部に取り出すことが可能である。

【0016】

【実施例】次に本発明の実施例について具体的に説明する。図1は、第1の発明の固体撮像素子の一実施例の構成図である。1はフォトダイオード、2は垂直シフトレジスタ、3はトランスファゲート、4は第1の水平シフトレジスタ、5は第2の水平シフトレジスタ、6はコントロールゲート、7は第1のコントロールゲート電極配線、8は第2のコントロールゲート電極配線、9は第1の垂直最終電極配線、10は第2の垂直最終電極配線、11はドレインである。この実施例が図11に示した従来例と異なる点は、以下の2点である。第1は、垂直シフトレジスタで転送された信号電荷を水平方向に転送する、異なる段数の水平シフトレジスタを垂直シフトレジスタの両端に2本有している点である。第2は、不要電荷を掃き出すためのドレイン11が、撮像領域と水平シフトレジスタ間に存在し、第1のコントロールゲート電極配線7と第2のコントロールゲート電極配線8によって、第2の水平シフトレジスタと電氣的に接続された垂直シフトレジスタのコントロールゲート電極と、それ以外のコントロールゲート電極への配線を分離している点である。

【0017】図2は、第2の発明の固体撮像素子の一実施例の構成図である。この実施例が図1に示した第1の発明と異なる点は、以下の2点である。第1は、垂直方向に引かれた第1の垂直シフトレジスタ電極配線12と第2の垂直シフトレジスタ電極配線13によって、第2の水平シフトレジスタと電氣的に接続された垂直シフトレジスタ電極と、それ以外の垂直シフトレジスタ電極への配線を分離している点である。但し第1の垂直シフトレジスタ電極配線は、垂直、水平の何れの方法に引いてもよい。また垂直方向に引かれた垂直シフトレジスタ電

6

極配線は、実際には水平シフトレジスタと撮像領域の間を利用して、水平方向に配線を引いて周辺に取り出す、本発明の本質ではないので、同図では水平シフトレジスタと交差して描いている。第2は、不要電荷を掃き出すためのドレインが、撮像領域の上下に分かれて存在している点である。

【0018】図3は、第3の発明の固体撮像素子の一実施例の構成図である。この実施例が図2に示した第2の発明と異なる点は、トランスファゲート電極配線を水平方向に引き、第1のトランスファゲート電極配線14と第2のトランスファゲート電極配線15によって、信号電荷を読み出す領域の選択を可能にしている。この実施例の場合には、水平方向に引いたトランスファゲート電極配線群を選択の単位としているが、水平及び垂直方向に適宜引いたトランスファゲート電極配線群によって、信号電荷を読み出す特定領域の水平、垂直方向を制限することもできる。

【0019】次に第4の発明である、第1の発明の固体撮像素子の駆動方法の一実施例を、図4～図6を用いて説明する。トランスファゲートと接続された垂直シフトレジスタ電極を、トランスファゲートを含むように形成して、上記電極に3値パルスを印加することで、トランスファゲートの制御を行なうことができるが、本実施例ではトランスファゲートに別電極を設けて、駆動波形を印加する例を示している。これは、以下の第5～第8の発明に共通して言えることである。垂直シフトレジスタは4相で駆動する。標準の撮像では、その駆動方法は従来と同様で、信号電荷を第1の水平シフトレジスタの方向に転送する。ただし第2の垂直最終電極配線には、低いレベルの電圧を印加しておく。これは、第2の水平シフトレジスタと垂直シフトレジスタを切り離しておくためである。特定の領域の電荷を取り出す場合には、図5に示すように信号電荷を第2の水平シフトレジスタの方向に転送する。このように同一の垂直シフトレジスタが、両方向に信号電荷を転送することが必要であるが、4相駆動の場合簡単に実現可能である。これを図6を使って説明する。

【0020】図6(a)に示す順転送の場合には、垂直転送パルス群 $\phi V_1$ 、 $\phi V_2$ 、 $\phi V_3$ 、 $\phi V_4$ の位相を順次90°ずつ遅らせることにより、 $\phi V_1$ 電極から $\phi V_4$ 電極の方向に転送される。一方図6(b)に示す逆転送の場合には、垂直転送パルス群 $\phi V_1$ 、 $\phi V_2$ 、 $\phi V_3$ 、 $\phi V_4$ の位相を順次90°ずつ早めることにより、 $\phi V_4$ 電極から $\phi V_1$ 電極の方向に転送される。

【0021】特定の1領域の信号電荷以外の電荷を掃き出すための、第1及び第2のコントロールゲートに印加する信号について説明する。まず第1のコントロールゲートには常に高い電圧レベルを印加し、第1のコントロールゲートと接続している垂直シフトレジスタを転送してきた信号電荷は、全てドレインに掃き出される。一方

第2のコントロールゲートには、特定の時間だけ低い電圧レベルとし、この時に転送されてきた信号電荷のみが第2の水平シフトレジスタに読み出される。以上のように第2の水平シフトレジスタと、第2のコントロールゲート電極に低い電圧レベルが印加されている期間で規定される特定領域の信号電荷のみが固体撮像素子の外部に取り出される。

【0022】垂直シフトレジスタの転送周期は、標準撮像時よりも短くすることが可能である。その理由は、まず第2の水平シフトレジスタが第1の水平シフトレジスタよりも転送段数が少ないので、転送時間が短くてよいためである。次に第2の水平シフトレジスタの転送周波数を第1のシフトレジスタよりも高くできるからである。その理由を以下に述べる。

【0023】水平シフトレジスタの転送周波数を規定する要因の1つに、転送損失積がある。この転送損失積は一般に、転送周波数が高くなるに従って、またシフトレジスタの転送段数が多くなるに従って悪くなる。つまり、転送損失積を第1と第2の水平シフトレジスタとで等しくすれば、転送段数の少ない第2の水平シフトレジスタの転送周波数は、第1の水平シフトレジスタよりも高くなることになる。なお第1の垂直最終電極配線には、低いレベルの電圧を印加しておく。これは、第1の水平シフトレジスタと垂直シフトレジスタを切り離しておくためである。

【0024】本実施例では、フィールド蓄積のインターレース方式の場合について説明したが、ノンインターレース方式などの他の駆動方式への応用ももちろん可能である。このことは、以下の第5～第8の発明に共通して言えることである。

【0025】次に第5の発明である、第1の発明の固体撮像素子の駆動方法の実施例を、図7を用いて説明する。撮像領域の全ての信号を取り出す撮像での駆動方法は前記第4の発明と同じである。また特定の領域の電荷を取り出す時の駆動方法は、前記第4の発明とほぼ同じである。異なる点は以下の1点である。すなわち、前記第4の発明では、第2の水平シフトレジスタに転送する駆動方法に於いて、不要電荷をドレインに掃き出す期間の垂直シフトレジスタの転送周期を、特定領域の信号電荷を取り出す期間の転送周期と同じにしたが、図7に示すようにこの周期を短くして取り出すフィールド情報間の時間を短くした点である。信号を取り出す期間には、垂直シフトレジスタの転送周期を水平シフトレジスタでの転送時間より短くすることはできないが、不要電荷を掃き出す期間は水平シフトレジスタで転送しないので短くすることが可能である。

【0026】次に第6の発明である、第2の発明の固体撮像素子の駆動方法の実施例を、図8を用いて説明する。垂直シフトレジスタは4相で駆動する。撮像領域の全ての信号を取り出す撮像での駆動方法は、前記第4の

発明と同じである。特定の領域の電荷を取り出す場合には、その電荷を転送する垂直シフトレジスタには $\phi V_1' \sim \phi V_4'$ の波形を印加して、信号電荷を第2の水平シフトレジスタの方向に転送し、他の垂直シフトレジスタには $\phi V_1 \sim \phi V_4$ の波形を印加して、信号電荷を第1の水平シフトレジスタの方向に転送する。ここで $\phi V_1 \sim \phi V_4$ の波形で転送する電荷はドレインに掃き出されるだけであるので、その転送周期と $\phi V_1' \sim \phi V_4'$ の転送周期を相違させることもできる。これは第7の発明でも同様に言えることである。特定の1領域の信号電荷以外の電荷を掃き出すための第1、第2のコントロールゲート、及び第1の垂直最終電極に印加する信号波形は、前記第4の発明と同一である。垂直シフトレジスタの転送周期は、標準撮像時よりも短くすることが可能である。その理由は、前記第4の発明の項で述べた通りである。

【0027】次に第7の発明である、第2の発明の固体撮像素子の駆動方法の実施例を、図9を用いて説明する。撮像領域の全ての信号を取り出す撮像での駆動方法は前記第6の発明と同じである。また特定の領域の電荷を取り出す時の駆動方法は、前記第6の発明とほぼ同じである。異なる点は以下の1点である。すなわち前記第6の発明では、第2の水平シフトレジスタに転送する駆動方法に於いて、不要電荷をドレインに掃き出す期間の垂直シフトレジスタの転送周期を、特定領域の信号電荷を取り出す期間の転送周期と同じにしたが、図9に示すようにこの周期を短くして取り出すフィールド情報間の時間を短くした点である。信号を取り出す期間には、垂直シフトレジスタの転送周期を水平シフトレジスタでの転送時間より短くすることはできないが、不要電荷を掃き出す期間は水平シフトレジスタで転送しないので短くすることが可能である。

【0028】次に第8の発明である、第3の発明の固体撮像素子の駆動方法の実施例を、図10を用いて説明する。垂直シフトレジスタは4相で駆動する。撮像領域の全ての信号を取り出す撮像での駆動方法は、前記第4の発明と同じである。また特定の領域の電荷を取り出す場合の、垂直シフトレジスタの駆動は、前記第5の発明と同じである。異なる点は、トランスファゲートに印加する駆動波形である。第1のトランスファゲートは常に低い電圧レベルとし、信号電荷の読み出しを行なわない。一方第2のトランスファゲートには、図10に示すような波形を印加する。すなわち前記第5の発明の時の、トランスファゲートを高い電圧レベルにする周期を短くしている。この周期を、信号を読み出す特定領域の垂直方向の画素数をXとした場合、ちょうど垂直シフトレジスタが信号電荷をX画素分の距離を転送する時間にする。特定領域以外の画素の信号は、第1のトランスファゲートによって垂直シフトレジスタに読み出されないで、特定領域からの信号電荷の後にはゼロ信号が転送されて

いる。従って、期間①で第2のトランスファゲートを高い電圧レベルにしても、信号情報を損なわずに信号電荷を読み出すことができる。しかも特定領域からの信号情報は、フィールド間が連続している。第2のコントロールゲートに印加する信号波形は、図10に示すようにする。すなわち、第2の水平シフトレジスタと前記の信号電荷を取り出す特定領域の間に、Y段の垂直シフトレジスタが存在する場合に、Y段だけ信号電荷が転送される時間高い電圧レベルとし、ドレインに不要電荷を掃き出している。前述したように、特定領域からのフィールドの情報は、これ以降連続して転送されてくるので、第2のコントロールゲートの電圧レベルを高くするのは、特定領域の取り出し動作に入った最初に行うだけである。垂直シフトレジスタの転送周期は、標準撮像時よりも短くすることが可能である。その理由は、前記第4の発明の項で述べた通りである。

#### 【0029】

【発明の効果】以上述べたように、本発明によれば、撮像領域の全ての信号を取り出す標準の撮像の他に、特定の領域のみの画像情報を取り出すことのできる、固体撮像素子とその駆動方法が得られる。特定領域を取り出す場合の、フィールド周波数は標準の撮像の場合よりも高くすることができる。その理由は、実施例の項でも述べたが、まず第2の水平シフトレジスタの段数が少ないので、水平シフトレジスタの転送時間が少ないため、さらに転送損失積を第1の水平シフトレジスタよりも悪化させない範囲で転送周波数を高くすることができるため、そして第5、第7の発明のように不要電荷を掃き出す期間に垂直シフトレジスタを高速に駆動することに加え、第8の発明のように特定領域の信号電荷を垂直シフトレジスタで連続に転送することによるためである。このことにより、テレビジョン出力を考えた場合には、画面1枚分を出力する間に信号処理を加えることが可能であるし、工業計測に用いる場合には、計測の周期が短くなり高速に変化する被測定量を計測可能である。実施例では、フィールド蓄積のインターレース方式の場合について説明したが、ノンインターレース方式などの他の駆動方式への応用ももちろん可能である。

#### 【図面の簡単な説明】

【図1】第1の発明の固体撮像素子の一実施例の構成図。

【図2】第2の発明の固体撮像素子の一実施例の構成図。

【図3】第3の発明の固体撮像素子の一実施例の構成図。

【図4】第1の発明の固体撮像素子を駆動する、第4の発明の駆動波形の一実施例を示す図。

【図5】第1の発明の固体撮像素子を駆動する、第4の発明の駆動波形の一実施例を示す図。

【図6】垂直シフトレジスタの逆転送方法を説明するための図。

【図7】第1の発明の固体撮像素子を駆動する、第5の発明の駆動波形の一実施例を示す図。

【図8】第2の発明の固体撮像素子を駆動する、第6の発明の駆動波形の一実施例を示す図。

【図9】第2の発明の固体撮像素子を駆動する、第7の発明の駆動波形の一実施例を示す図。

【図10】第3の発明の固体撮像素子を駆動する、第8の発明の駆動波形の一実施例を示す図。

【図11】従来のインターライン型固体撮像素子の構成図。

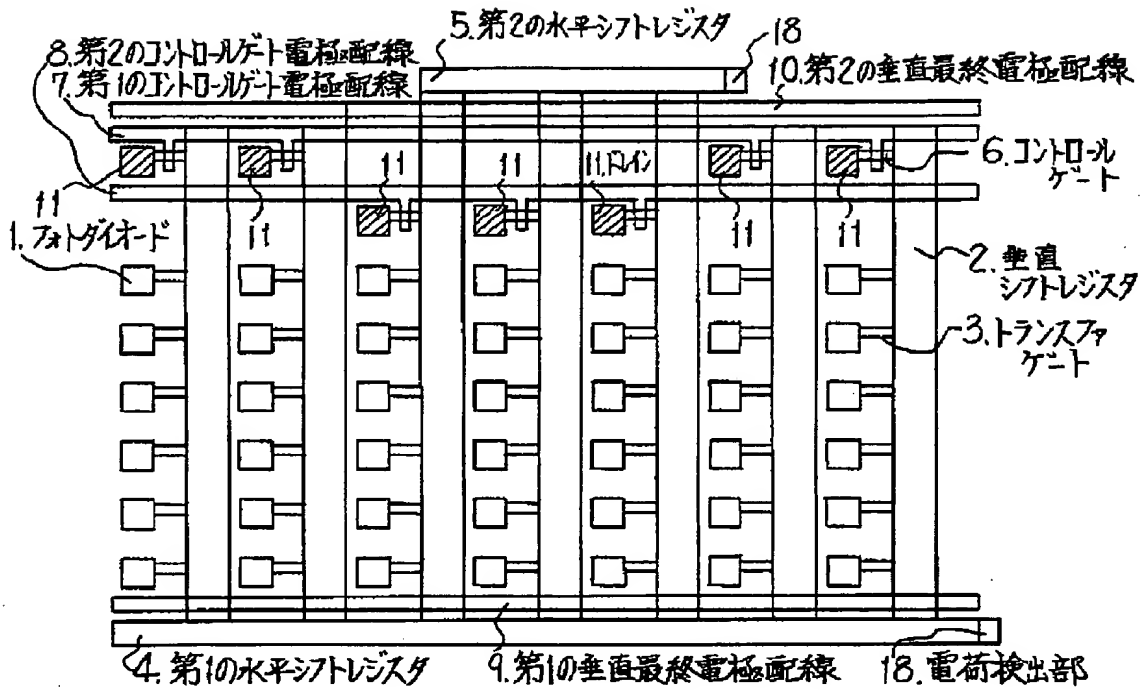
【図12】(a)は従来例をフィールド蓄積動作させる駆動波形を示す図、(b)、(c)は従来例の第1フィールド及び第2フィールドにおける動作を説明するための模式図。

#### 【符号の説明】

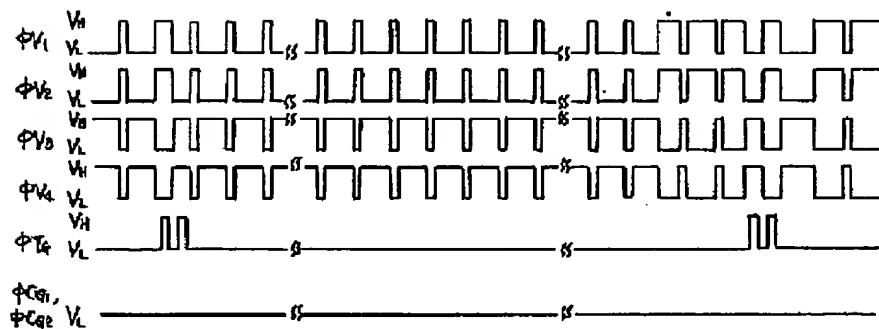
- 1, 21, 22, 23, 24    フォトダイオード
- 2    垂直シフトレジスタ
- 3    トランスファゲート
- 4    第1の水平シフトレジスタ
- 5    第2の水平シフトレジスタ
- 6    コントロールゲート
- 7    第1のコントロールゲート電極配線
- 8    第2のコントロールゲート電極配線
- 9    第1の垂直最終電極配線
- 10    第2の垂直最終電極配線
- 11    ドレイン
- 12    第1の垂直シフトレジスタ電極配線
- 13    第2の垂直シフトレジスタ電極配線第1のドレイン領域
- 14    第1のトランスファゲート電極配線
- 15    第2のトランスファゲート電極配線
- 18    電荷検出部
- 30, 31    第1フィールドの単位画素
- 32    第2フィールドの単位画素



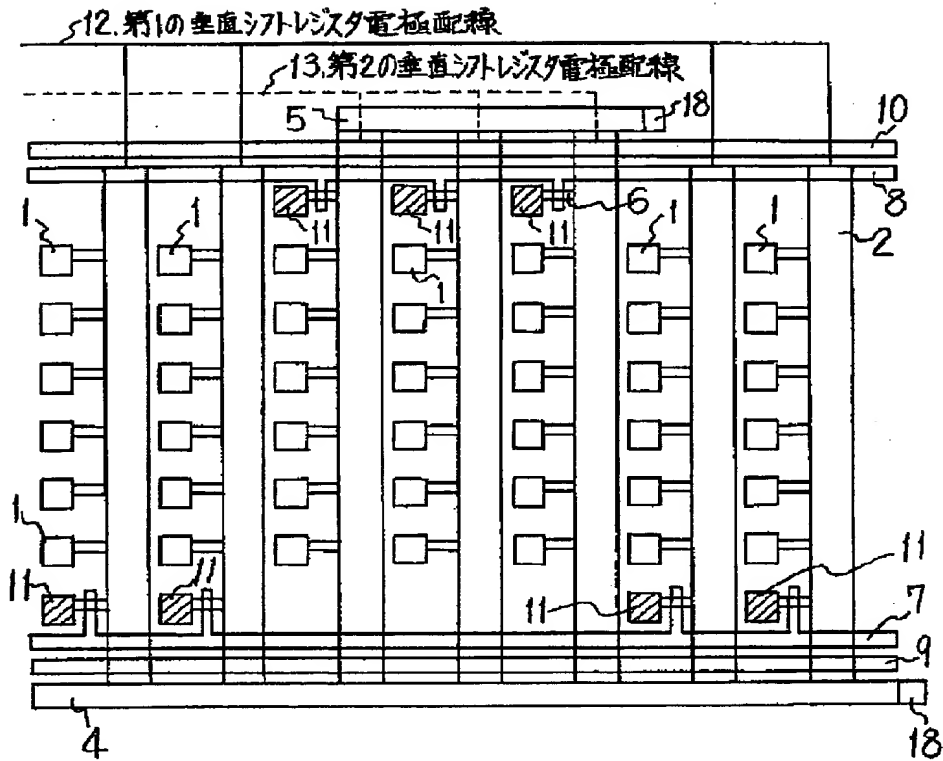
【図1】



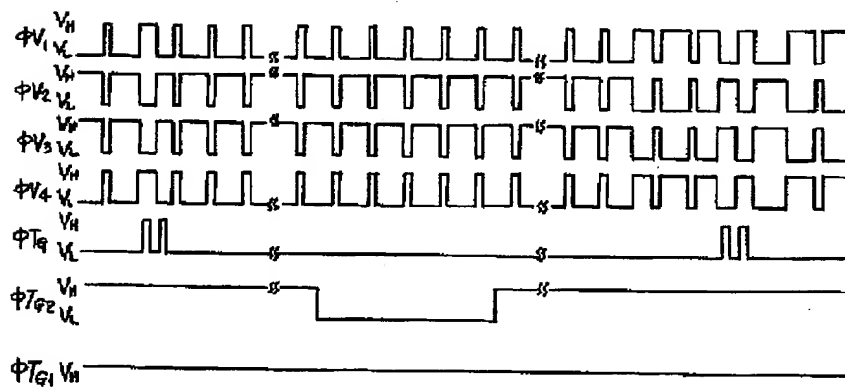
【図4】



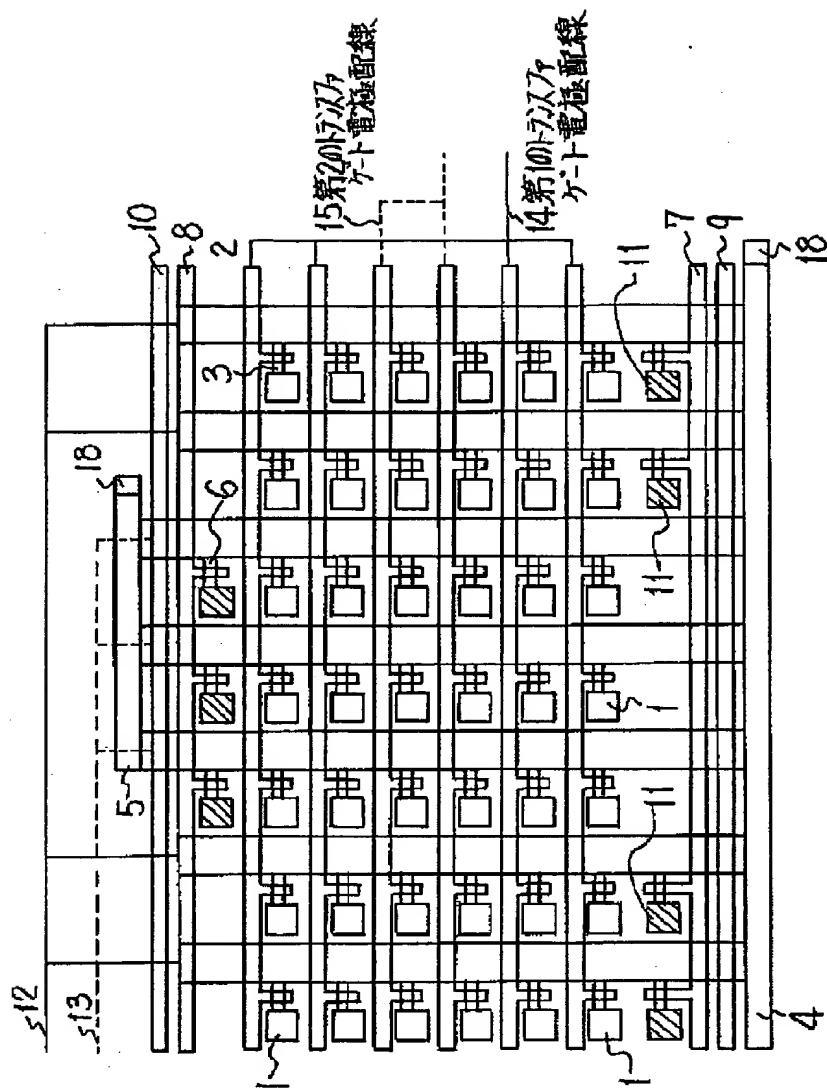
【図2】



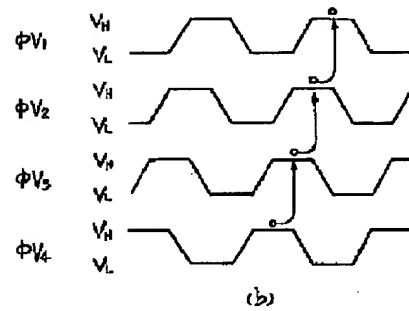
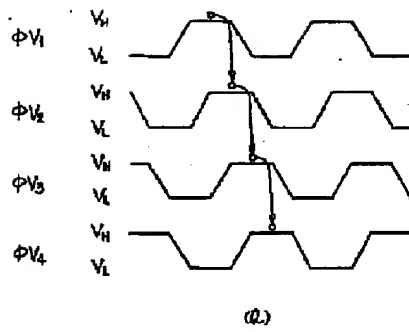
【図5】



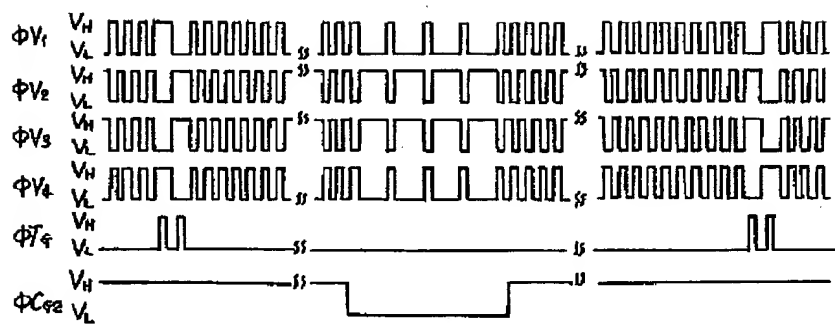
【図3】



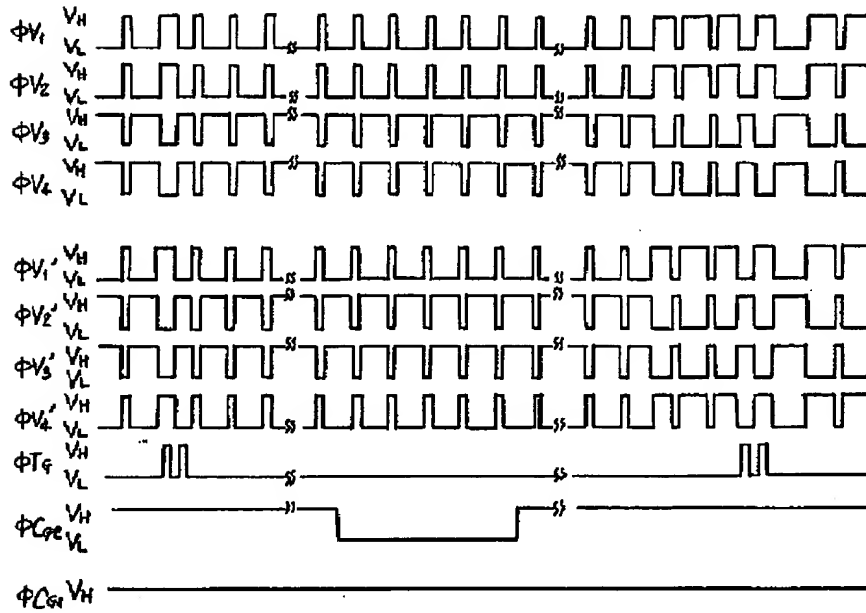
【図6】



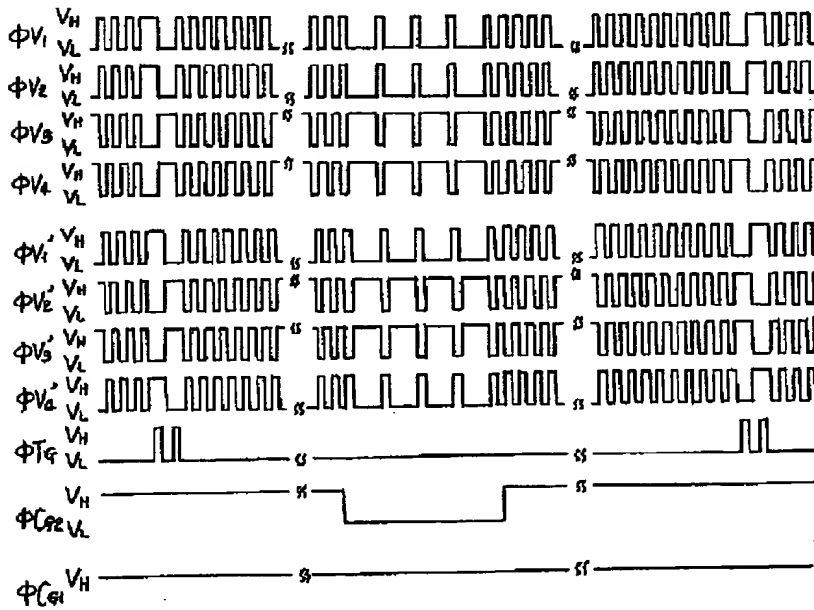
【図7】



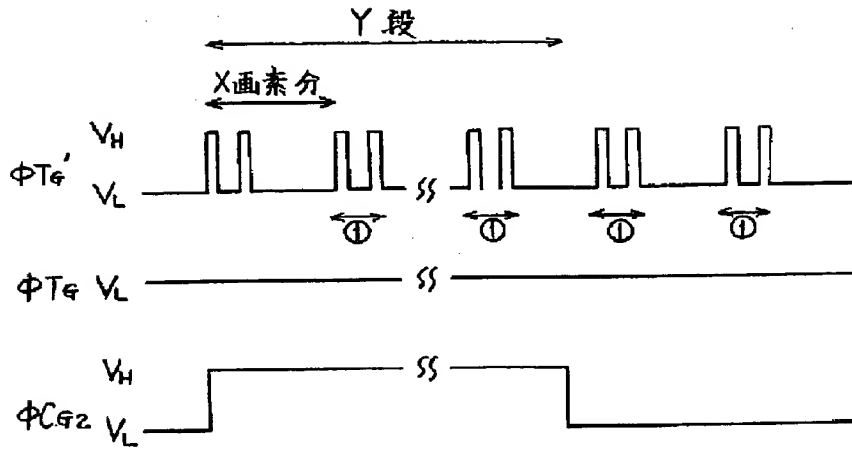
【図8】



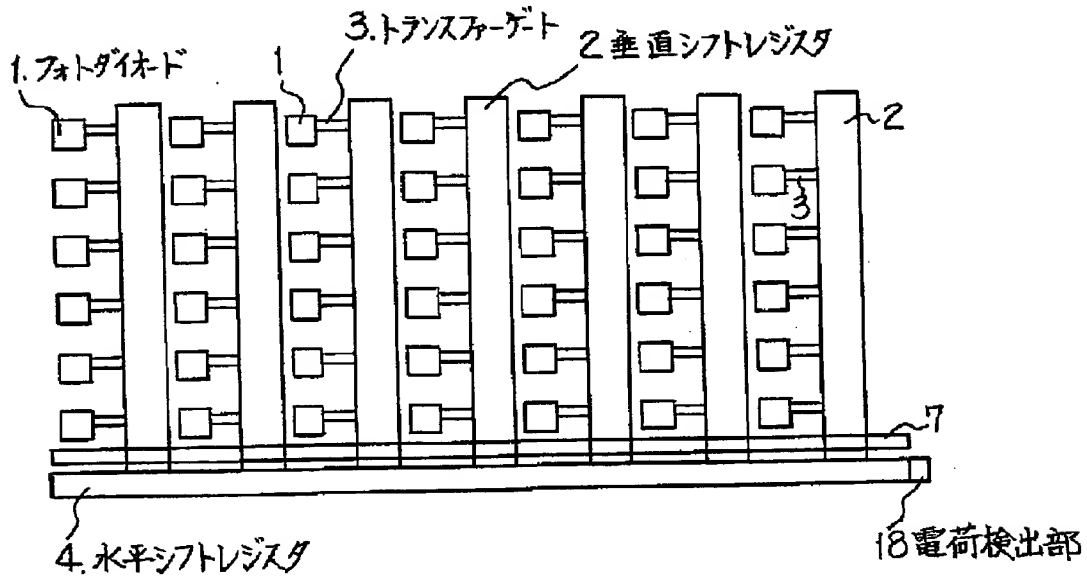
【図9】



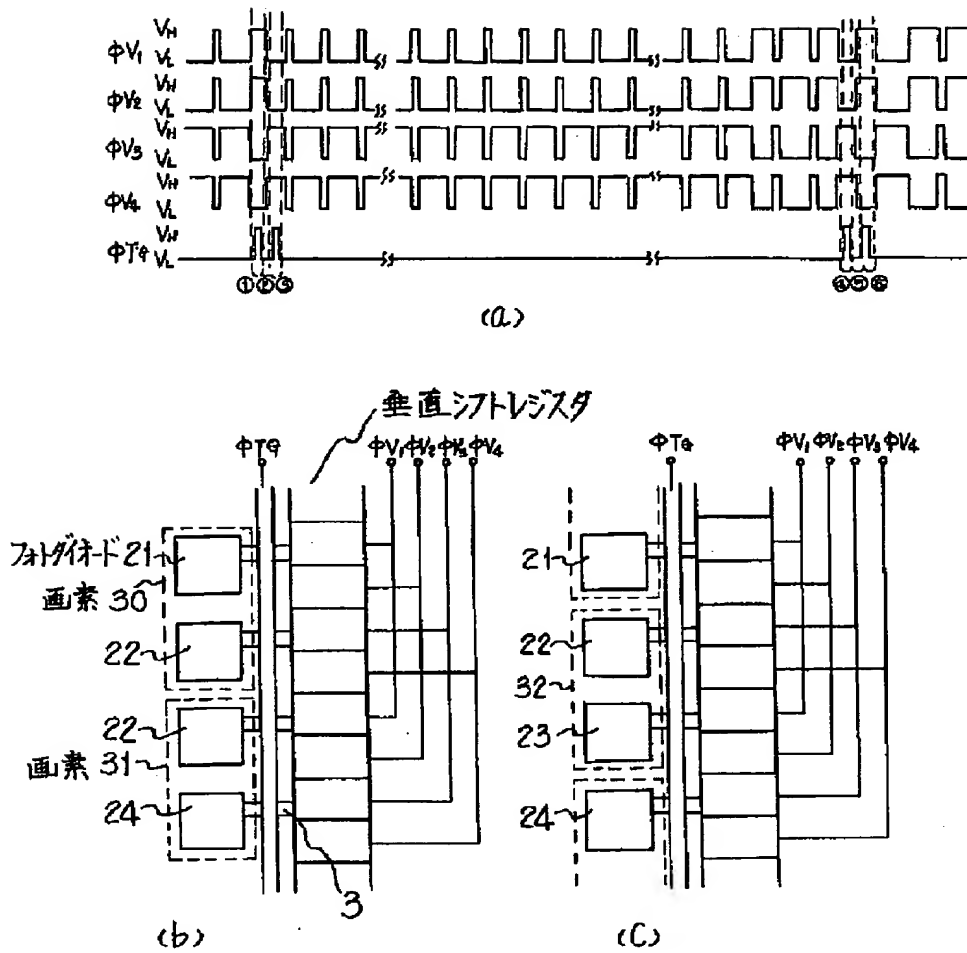
【図10】



【図11】



【図12】



**THIS PAGE BLANK (USPTO)**